

Laboratorium Komputerowe Wspomaganie Projektowania Układów Elektronicznych			
ćw. „Symulacja układów cyfrowych”			
Jarosław Gliwiński, Paweł Urbanek	Data wykonania: 16.05.08	Data oddania: 30.05.08	

1. Cel ćwiczenia

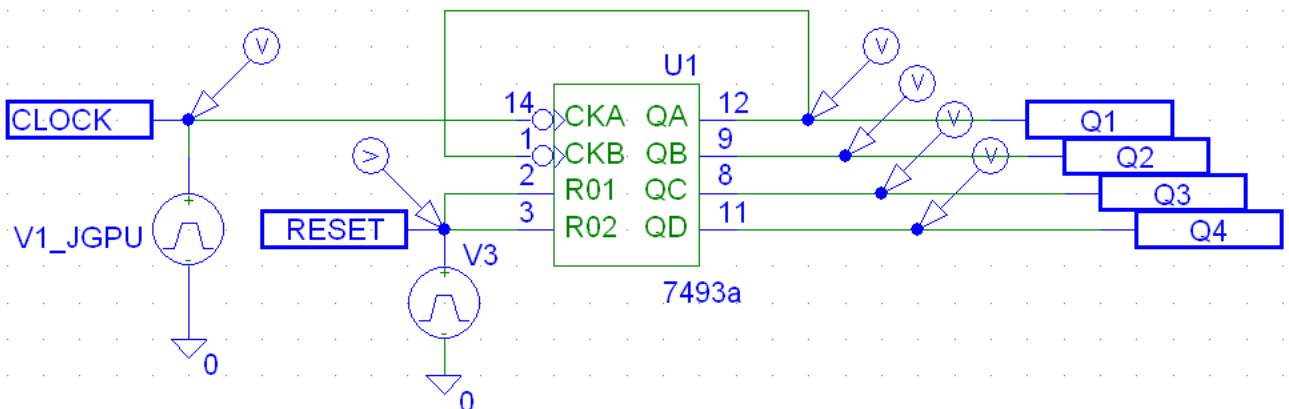
Celem ćwiczenia było zapoznanie się z możliwościami symulacji i analizy działania układów cyfrowych w programach SPICE i APLAC na przykładzie układów scalonych liczników cyfrowych oraz zapoznanie się z możliwościami narzędzia do tworzenia pobudzeń cyfrowych *Stimulus*.

2. Przebieg ćwiczenia

2.1 Program SPICE - Symulacja działania układów liczników 7490 i 7493

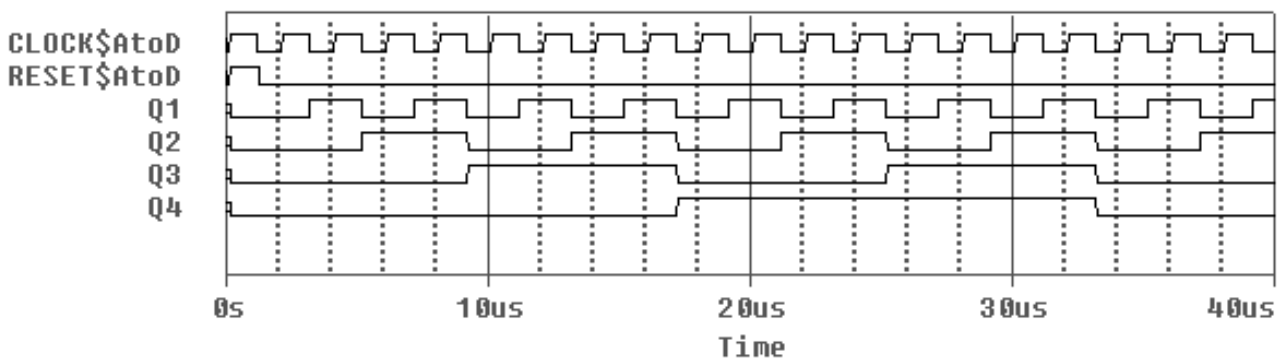
a) Licznik o pojemności 16

Pierwszym symulowanym licznikiem był układ 7493A. W układzie użyto dwóch źródeł impulsowych – jednego w funkcji zegara układu, drugiego jako źródła sygnału RESET inicjującego pracę licznika. Źródłem impulsowym był element *VPulse* z biblioteki *Source*. Jest to element łatwy w obsłudze przy zastosowaniu do generacji tego typu prostych pobudzeń cyfrowych – zarówno okresowych i nie. Pozwala na zdefiniowanie podstawowych parametrów, takich jak okres sygnału, czas narastania i opadania, wypełnienie.



Schemat 1: Układ 7439 zastosowany jako licznik o pojemności 16

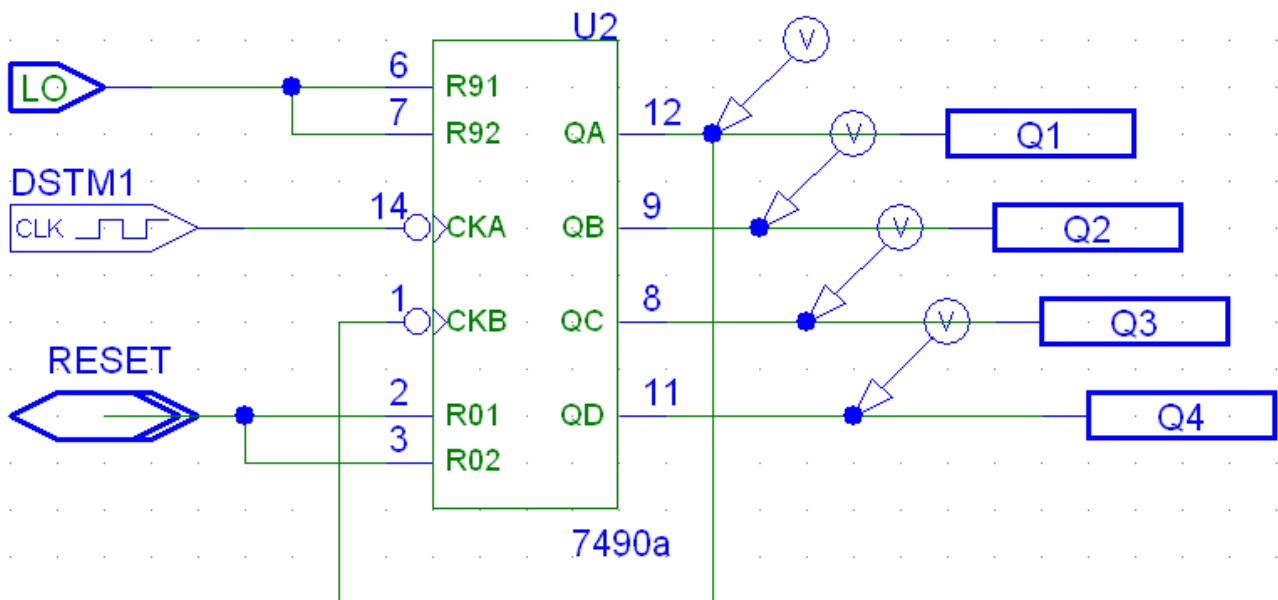
Układ działał prawidłowo, po sygnale RESET stany nieokreślone na wyjściach zmieniały się na niskie, po czym licznik rozpoczynał pracę po prawidłowej trajektorii.



Rys. 1: Układ 7439 zastosowany jako licznik o pojemności 16

b) Licznik o pojemności 10

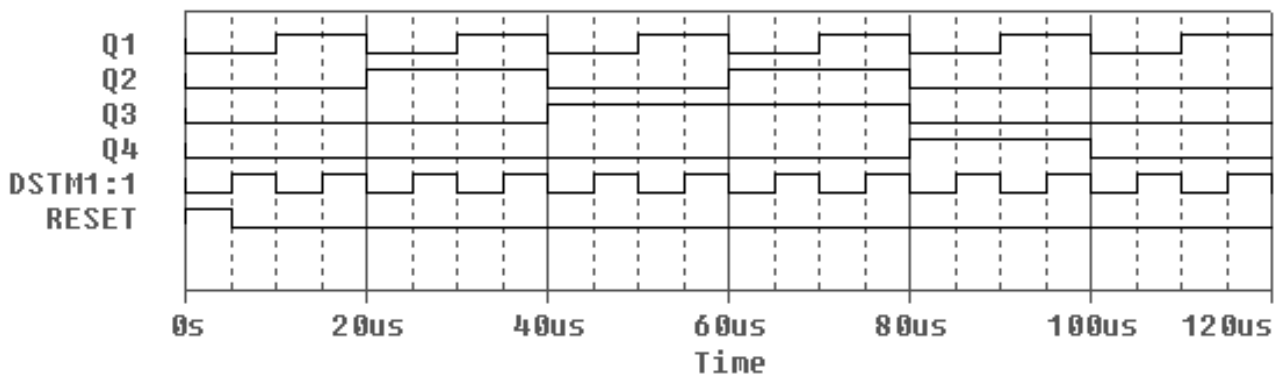
W kolejnym układzie wykorzystano licznik 7490A o trajektorii długości 10. Procedura symulacyjna nie uległa żadnym zmianom, jedyną różnicą było użycie innych metod generowanie wymuszeń cyfrowych.



Schemat 2: Układ 7490 zastosowany jako licznik o pojemności 10

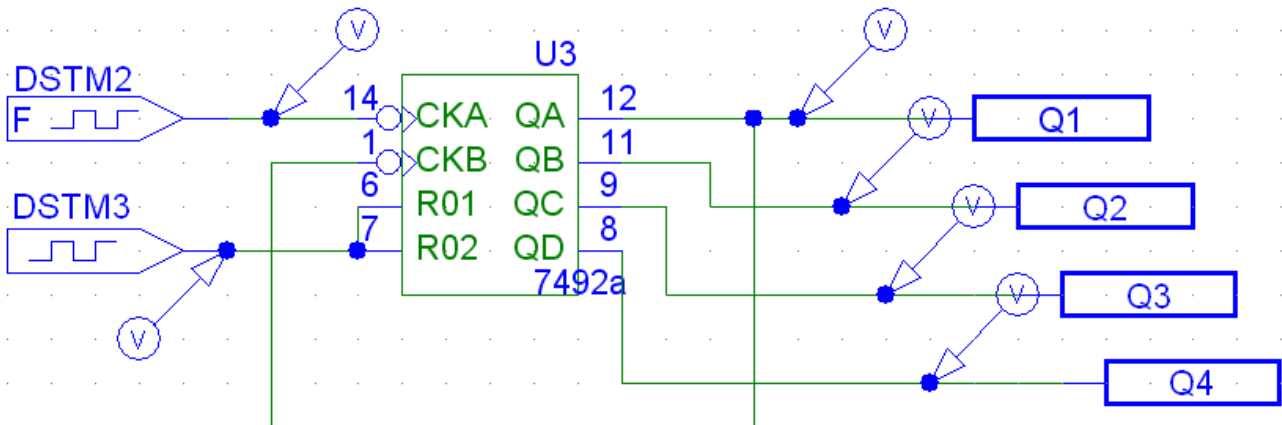
Do generacji sygnału zegarowego użyto dedykowanego do tego celu elementu *DigClock*. Jako że element jest przystosowany właśnie do generacji taktu zegara, nie należy ustawiać tak dużej liczby parametrów jak w przypadku generacji przy pomocy *VPulse*. Wystarczą dwa parametry: *ONTIME* i *OFFTIME* odpowiadające za wypełnienie, plus ewentualnie czas rozpoczęcia.

Natomiast sygnał RESET wygenerowano za pomocą programu *Stimulus*. Wersja studencka uniemożliwiała generację sygnału nieokresowego, użyto więc sygnału okresowego o okresie dłuższym od czasu symulacji, dzięki czemu uzyskano pozorną aperiodyczność.



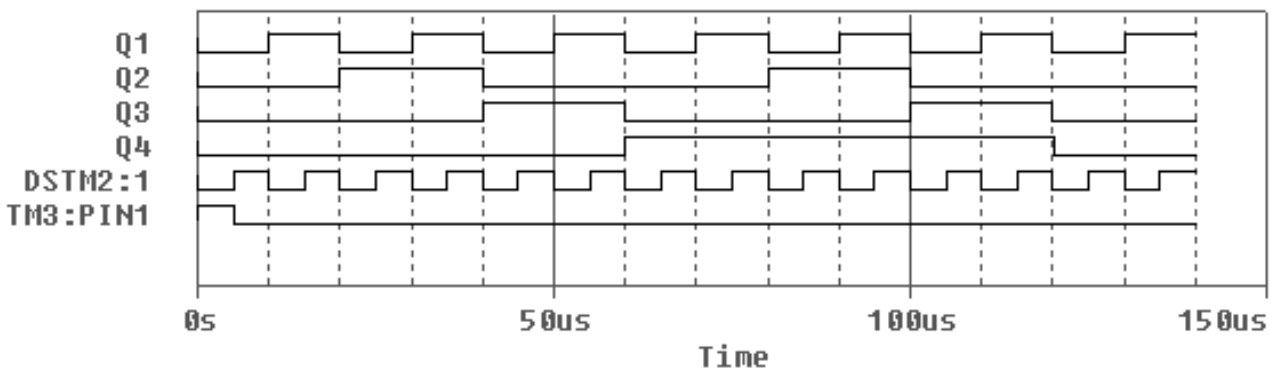
Rys. 2: Układ 7490 zastosowany jako licznik o pojemności 10

c) Licznik o pojemności 12
ci)



Schemat 3: Układ 7492 zastosowany jako licznik o pojemności 12

W układzie licznika o pojemności 12 wykorzystano układ 7492A. Po raz kolejny wykorzystano inne niż poprzednio metody generacji wymuszeń. Do generacji sygnału RESET użyto elementu *DSTM*, natomiast do sygnału zegarowego użyto elementu *FileStim* wczytującego przebieg z pliku. Takie użycie elementów wyło w oczywisty sposób nieoptymalne – mowa oczywiście o wczytywaniu z pliku sygnału zegarowego. Zamiast wprowadzić 2 parametry tak jak przy poprzedniej metodzie generacji sygnału zegarowego, tym razem należało wielokrotnie skopiować kolumnę zer i jedynek poprzedzonych czasami wypisanymi w równych odstępach.



Rys. 3: Układ 7492 zastosowany jako licznik o pojemności 12

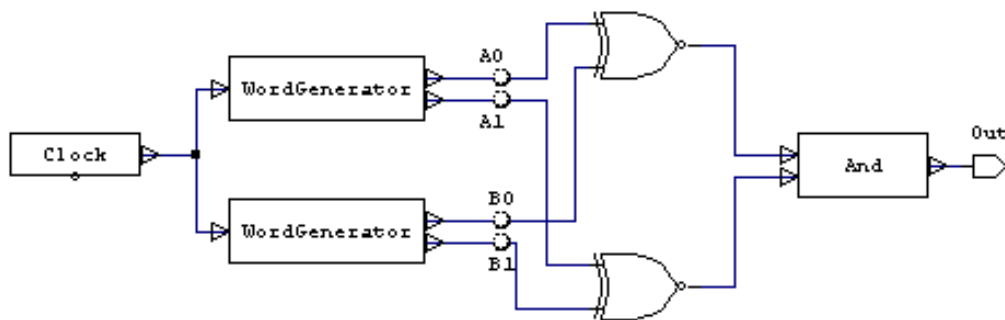
2.1 Program APLAC – analiza układów cyfrowych

c) Symulacja układu komparatora 2-bitowego

Kolejnym symulowanym układem był komparator 2-bitowy. Wyjście komparatora było w stanie wysokim, gdy słowa binarne A_0A_1 i B_0B_1 były takie same, w pozostałych przypadkach niskie.

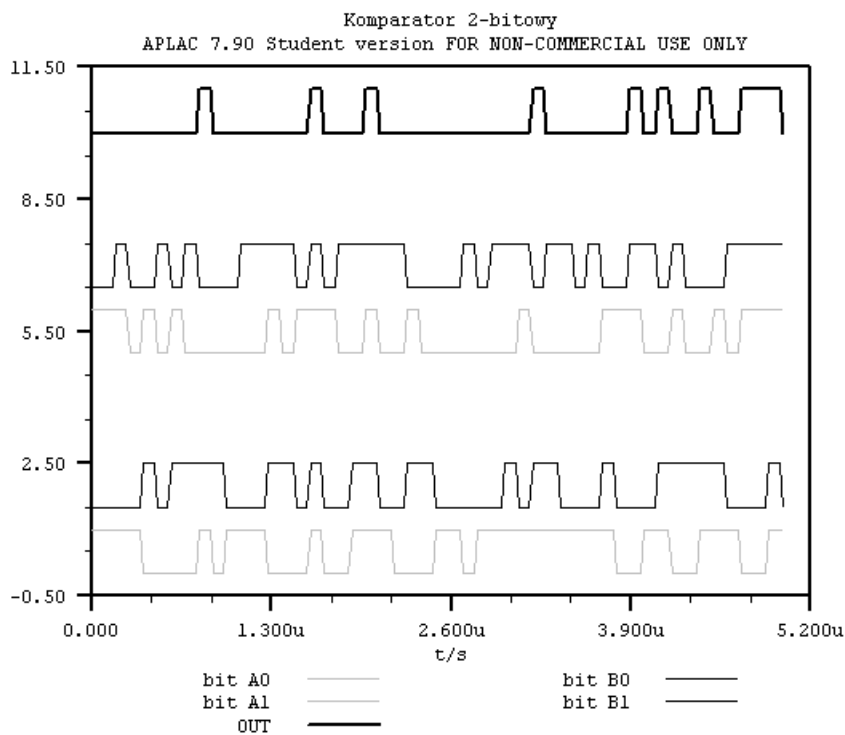
Największą trudnością w budowie układu było polecenie sterujące obiektu WordGenerator – ponieważ środowisko nie udostępnia dla elementów logicznych obecnych w innych elementach podpowiedzi informujących jak nazywają się poszczególne parametry obiektu.

Użyto polecenia RANDOM [lista_wartości_oddzielana_przecinkami] do generacji losowych słów w obydwu generatorach.



Schemat 4: Układ komparatora 2-bitowego

Istotnymi szczegółami programu symulacyjnego są wpisy DELTAT oraz LOGICHIGH określające odpowiednio <coś> oraz wartość liczbowa logicznego stanu wysokiego.

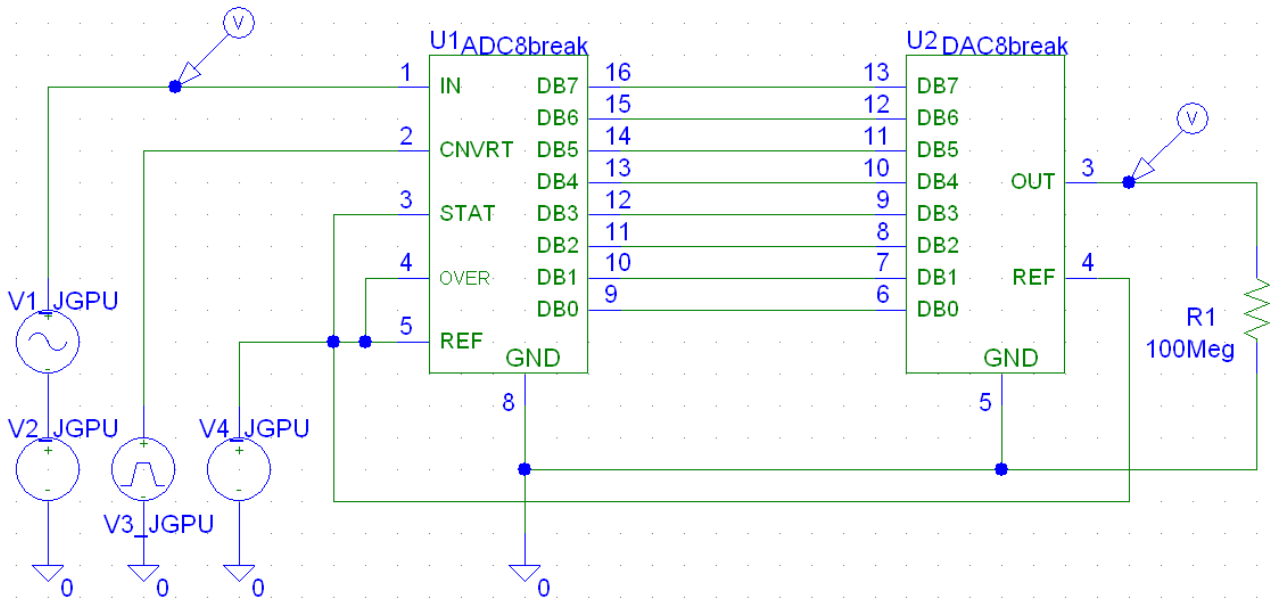


Rys. 4: Układ komparatora 2-bitowego

3. Zadania dodatkowe

8-bitowe przetworniki AC i CA

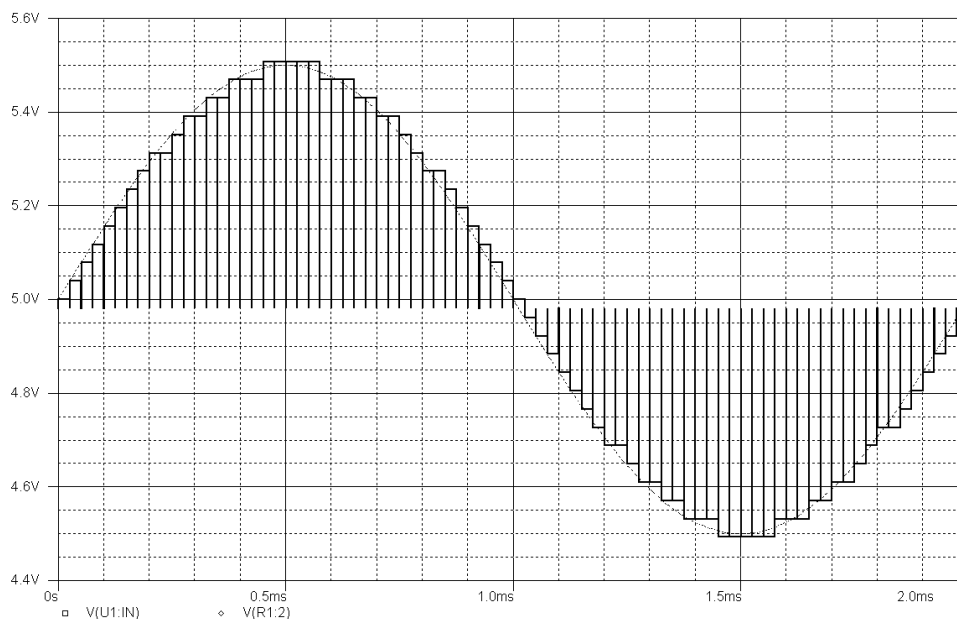
Zadaniem dodatkowym w programie SPICE była symulacja układu kwantującego i próbkującego napięcie przy pomocy przetwornika AC, a następnie przywracającego sygnał analogowy o wartościach przedziałami stałych, zgodnie z uzyskanymi wcześniej sygnałami cyfrowymi.



Schemat 5: Symulacja działania przetworników AC i CA

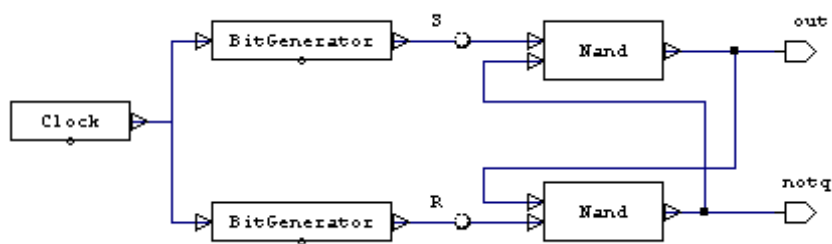
Jak można było odczytać w programie Probe, przedział kwantowania miał szerokość ok. 39mV, co przy 8-bitowej reprezentacji dawało zakres o szerokości ok. 9,96V.

Testy wykonano dla jednego okresu przykładowego przebiegu sinusoidalnego wytworzonego źródłem V_{Sin} o amplitudzie 500mV i składowej stałej 5V (pochodzącej ze źródła V_{Src}).



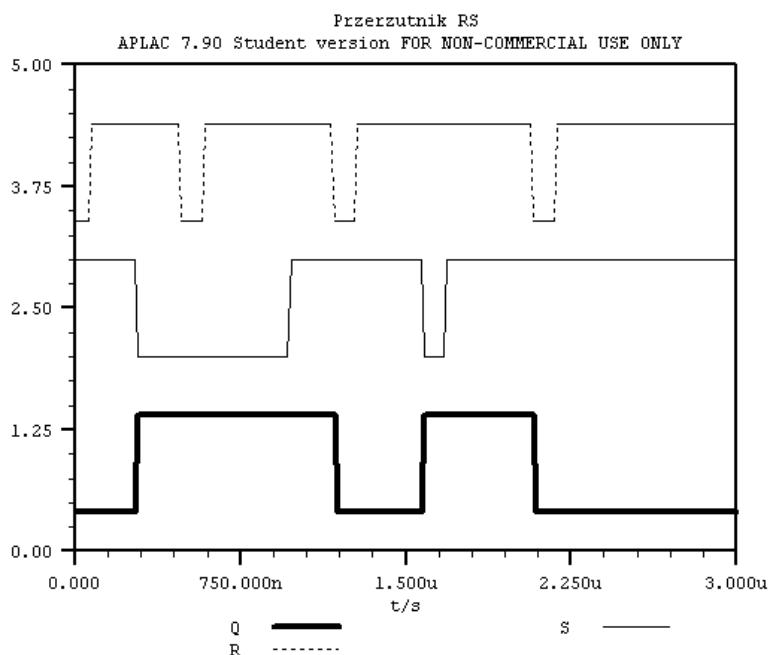
Rys. 5: Symulacja działania przetworników AC i CA

Przerzutnik RS na bramkach NAND



Schemat 6: Przerzutnik RS zbudowany na bramkach NAND

Ostatnim symulowanym układem był układ przerzutnika RS. Tym razem użyto obiektów BitGenerator z użyciem polecenia PATTERN = ciąg_binarny. Kolejnym istotnym elementem niezbędnym do symulacji układu było określenie opóźnienia czasowego działania bramek NAND (DELAY = czas_opóźnienia). W przypadku niezdefiniowania tego parametru symulacja układu była niemożliwa.



Rys. 6: Przerzutnik RS zbudowany na bramkach NAND

3. Pytania sprawdzające

Czy podczas analizy układów cyfrowych jest różnica pomiędzy zastosowaniem wymuszeń analogowych i cyfrowych?

W programie SPICE możliwe jest bezpośrednie zastosowanie źródła analogowego jako np. zegara (źródło impulsowe). W APLACu należy zastosować specjalny element *ADInterface*.

W testowanych układach nie ma różnicy pomiędzy obydwoimi przypadkami, choć oczywiście łatwo sobie wyobrazić sytuację, gdy wyidealizowane źródło cyfrowe o idealnie stromych zboczach da inne wyniki symulacji niż impulsowe źródło analogowe posiadające czasy narastania i opadania

Opisać elementy przetworników AC i CA programu SPICE.

Wspólne elementy obydwu układów:

- REF – napięcie odniesienia
- GND – masa
- DB0-DB7 – linie 0 do 7 magistrali, którą przesyłane są sygnały cyfrowe
- IN/OUT – wejście/wyjście analogowe

Dodatkowo przetwornik AC posiada istotny pin CNVRT – określający chwile akwizycji próbek.

Wyjaśnić działanie obiektów Clock i WordGenerator w programie APLAC.

Clock – podaje serię impulsów stanowiących sygnał zegarowy sterujący układem

WordGenerator – generuje n-bitowe (gdzie n to liczba wyjść) słowa w chwilach określanych impulsami na wejściu zegarowym.